**07 习题**

1．什么是I/O接口？为什么外设需要通过I/O接口连接到系统？

2．请说明为什么输入接口的数据缓冲寄存器必须有三态输出功能而输出接口却不需要？

3．什么是I/O端口？I/O端口有几种编址方法?各有什么优缺点? 若微机系统中的一个输入端口和一个输出端口用同一个地址会有问题码？

4．（1）8086/8088CPU可寻址的I/O端口范围是多少？

（2）PC机的I/O指令中端口地址的宽度是多少位？ 编址范围是多少？

（3）8086/8088CPU寻址I/O端口的方式有哪几种？

7．PC/XT机有哪些输入输出方式？各自的特点如何？DMA控制器应具备哪些功能？

8. CPU以无条件方式与外设交换数据时，外设至少要有几个端口?CPU以查询方式与外设交换数据时，外设又至少要有几个端口?

9．与查询式输入输出方式相比较，中断控制的输入输出方式有哪些优点。

12．什么是DMA输入输出方式？DMA操作可以分几个主要步骤？

13．简述DMA控制器应具备的功能。

16．什么是中断？试比较中断与DMA两种输入输出方式的特点。

17．试说明一般中断系统的组成和功能，并简述一般中断的过程。

18．CPU响应外设中断请求的必要条件是什么？

19．什么是中断类型码、中断向量、中断向量表？在基于8086/8088的微机系统中，中断类型码和中断向量之间有什么关系？

20．请指出8086/8088中断系统存放中断向量表的内存位置。如果对应于中断类型号为50H的中断处理子程序存放在内存0ABCDH：0EF56H开始的区域中，则中断向量应如何存放？[必做题]

21．已知（SP）＝0100H，（SS）＝0300H，（PSW）＝0240H，以及00020H至00023H单元的内容分别是40H，00H，00H和01H，原来CS=0900，IP=00A2，求执行INT 8指令并进入该指令响应的中断例程时，SP，SS，IP，CS，PSW和堆栈最上面三个字的内容。[必做题]

22．什么是硬件中断和软件中断？在以8086/8088为CPU的微机中两者的处理过程有什么不同？

23．试叙述基于8086/8088的微机系统处理硬件中断的过程。

24. 试说明在以8086/8088为CPU的微机系统中执行INT 50H指令的过程？

26．8259A中断控制器的功能是什么？

27．8259A的中断屏蔽寄存器IMR与8086/8088CPU的中断允许标志IF有什么区别？

[必做题]

31．设在最大方式下，8086系统中有一块主8259A和一块从8259A，从8259A接至主8259A的IR1上，主、从8259A的偶地址分别是0200H和0210H。主8259A的IR 0中断类型码是30H，从8259A的IR0的中断类型码是38H。所有请求都是边沿触发，用EOI命令清ISR位，两块8259A采用级联方式连接。主、从8259A的IMR都清除，用作输入。试编写该中断系统的初始化程序。[必做题]

35．单项选择题 (必做题)

1. 8086系统中内存储器的地址空间为1M，而在进行I/O读写时，I/O端口的地址空间为（ ）。

A．64M B.1M C.64K D.1K

1. 一般PC系列微机I/O寻址只用10根地址线，可寻址( ) 个。

A.1k B.32k C.64k D.1M

1. 现行PC机中，I/O端口常用的I/O地址范围是( )。

A．0000H～FFFFH B.0000H～7FFFH C.0000H～3FFFH D.0000H～03FFH

1. 按与存储器的关系，I/O端口的编址方式分为（ ）。

A.线性和非线性编址 B.集中与分散编址

C.统一编址和独立编址 D.重叠与非重叠编址

1. 8086CPU对I/O端口编址采用（ ）。

A.I/O端口和存储器统一编址 B.I/O端口和寄存器统一编址

C.I/O端口独立编址 D.输入和输出端口分别编址

1. 独立I/O端口编址方式中，对I/ O端口的访问（ ）。

A. 用访问存储器的指令实现 B.用专用的输入输出指令实现

C. 不需要专门指令 D.以上均不正确

1. 在某计算机的I/O系统中，不设置输入输出指令就可实现对外围设备的数据传送操作，是因为其对I/O端口采用了(  )。

A.隐式编址方式       B.单独编址方式

C.与内存统一的编址方式   D.与通用寄存器一起编址方式

1. 8086处理器的寄存器中，能在I/O寻址时用作地址寄存器的是（ ）。

A.AX B.BX C.CX D.DX

1. CPU在执行IN AL，DX指令时，DX的内容输出到 （ ） 。

A.地址总线 B.数据总线 C.存储器 D.寄存器

1. 8086/8088微机系统中，将AL内容送到I/O接口中，使用的指令是（ ）。

A.IN AL，端口地址 B.MOV AL，端口地址

C.OUT AL，端口地址 D.OUT 端口地址，AL

1. CPU执行OUT DX ，AL指令时，（ ）的值输出到数据总线上。

A．AL寄存器 B.AX寄存器 C.DL寄存器 D.DX寄存器

1. CPU与I∕O设备间传送的信号有( )。

A.数据信息 B.控制信息　　C.状态信息 D.以上三种都是

1. 状态信息是通过（ ）总线进行传送的。

（A）数据 （B）地址 （C）控制 （D）外部

1. CPU与外设间数据传送的控制方式有( )和无条件传送方式。

A.中断方式 B.DMA方式　　C.查询方式 D.以上三种都是

1. 支持无条件传送方式的接口电路中，至少应包含( )。

A. 数据端口、控制端口 B. 状态端口 C.控制端口 D.数据端口

1. 在用发光二极管（LED）作为微机的输出设备时，通常采用( )输出信息。

A. 无条件传送方式 B.查询方式

C.中断方式 D.直接存储器存取方式

1. 采用查询传送方式时，必须要有（ ）。

A.中断逻辑 B.请求信号 C.状态端口 D.类型号

1. 当采用( )输入数据时，除非CPU等待，否则无法传送数据给CPU。

A. 程序查询方式 B. 中断方式 C. DMA方式 D.IOP处理机方式

1. 通常一个外设的状态信息在状态端口内占有（ ）位。

A.1 B.2 C.4 D.8

1. 状态信息是通过（ ）总线进行传送的。  
    A.数据 B.地址 C.控制 D.外部
2. 利用程序查询方式传送数据时，CPU必须读取（ ）以判断是否传送数据。

A.外设的状态 B.DMA的请求信号 C.数据输入信息 D.外设中断请求

1. 占用CPU时间最长的数据输入输出方式是( )。

A. DMA方式 B. 中断方式 C. 查询方式 D. 无条件传送方式

1. CPU与慢速的外设进行数据传送时，采用( )方式可提高CPU的效率。

A. 查询 B. 中断 C. DMA D. 无条件传送

1. 在程序控制的输入输出方式中，可提高系统工作效率的传送方式是（ ）。

A.无条件传送 B.查询传送 C. 中断传送 D. 前三项均可

1. 在中断传送方式下，主机与外部设备间的数据传送通路是（ ）。

A. 数据总线DB B. 专用数据通路 C. 地址总线AB D.控制总线CB

1. 在中断方式下，外设数据输入到内存的路径是( )。

A.外设→数据总线→内存 B.外设→数据总线→CPU→内存

C.外设→CPU→DMAC→内存 D.外设→I/O接口→CPU→内存

1. CPU只启动外设而不干预传送进程的输入输出方式是（ ）。

A.中断方式 B.DMA方式 C.查询方式 D.无条件方式

1. CPU响应中断请求和响应DMA请求的本质区别是( )。

A.中断响应靠软件实现 B.速度慢 C.控制简单

D.响应中断请求时，CPU仍控制总线；而响应DMA请求时，CPU要让出总线

1. 8086/8088中断系统中优先级最高的中断源是（ ）。

A.INT 3 B.非屏蔽中断 C.可屏蔽中断 D. 单步中断

1. 8086/8088中断系统中优先级最低的中断源是( )。

A.INT n B.NMI C.INTR D.单步中断

1. 一个完整的中断过程包括中断请求、（　 　　） 、中断服务和中断返回四个阶段。

A.中断处理 B.中断响应 C.保存断点 D.开中断

1. CPU响应中断后，通过（ ）完成断点的保护。

A.执行开中断指令 B.执行关中断指令

C.执行PUSH指令 D.内部自动操作

1. 电源故障中断属于(   )。

A.不可屏蔽中断   B.控制台中断 C.I/O设备中断  D.可屏蔽中断

1. 8086/8088中断系统中，CPU响应NMI请求的必要条件是（ ）。

A.IF＝1 B.IF=0 C.当前执行的指令结束 D.无INTR请求

1. INT n指令中断是（ ）。

A．由外部设备请求产生 B.由系统断电引起的

C.通过软件调用的内部中断 D.可用IF标志位屏蔽的中断

1. 8086/8088中断服务程序的入口地址由 （ ）提供。

A.外设中断源

B.CPU的中断逻辑电路

C.以中断控制器读回中断类型号左移2位

D.由中断类型号指向的中断向量表中读出

1. 8086／8088的中断向量表用来存放（ ）。

A.中断类型号 B.中断服务程序

C.中断服务程序入口地址 D.中断服务程序返回地址

1. 以8086/8088为CPU的微机中，中断向量表的大小为（ ）。

A.4KB B.2KB C.1KB D.8KB

1. 8086/8088 CPU响应非屏蔽中断，其中断类型号是由（ ）。

A.中断控制器8259提供 B.指令码中给定

C.外设取回 D.微处理器硬件决定

1. 当8086CPU的INTR=1时，且中断允许标志IF=1，则响应该中断请求，进行中断处理应在CPU完成（ ）。

A.当前时钟周期后 B.当前总线周期后

C.当前指令周期后 D.下一个指令周期后

1. 8086 CPU在响应可屏蔽中断请求时，（ ）。

A.INTA引脚输出一个负脉冲，将中断类型码从ADO-AD7读入

B.INTA引脚输出两个负脉冲，在第二个负脉冲时读取中断类型码

C.INTA引脚输出一个负脉冲，再进行一次I/O读周期，读取中断类型码

D.INTA引脚输出一个负脉冲，同时提供I/O读的控制信号，读取中断类型码

1. 一片8259可管理 （ ）个中断。

A.1 B.8 C.16 D.64

1. 两片8259芯片级连后，可以管理 ( ) 级中断。

A.15 B.16 C.64 D.32

1. 6片8259A级联最多可以管理 ( )个中断。

A.48 B.40 C.44 D.43

1. 8259A工作在8086/8088模式时，初始化命令字ICW2用来设置( ­)。

A.中断向量地址的高8 位 B.中断类型号地址的高5位

C.中断向量的高5位 D.中断类型号的高5位

1. 8086CPU每响应一次可屏蔽中断，需连续执行 （ ） 个中断响应总线周期。

A.1 B.2 C.3 D.4

1. 8259芯片中，中断结束是指使 ( )中相应位复位的动作。

A.IMR B.IRR C.ISR D.以上都不对

1. 8259工作在优先级自动循环方式，则IRQ4的中断请求被响应并且服务完毕以后，优先级最高的中断源是( ) 。

A.IRQ3 B.IRQ5 C.IRQ0 D.IRQ4

1. 以8086/8088为CPU 的微机中,如果对系统中的中断控制器芯片8259写入的ICW2=30H，则该8259芯片的IR6的中断类型码是 （ ） 。

A.103H B.0D0H C.36H D.35H

1. 8259的中断请求信号可以是边沿触发和 ( ) 。

A.低电平触发 B.高电平触发 C.上升沿触发 D.下降沿触发